

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2005 年 2 月 24 日 (24.02.2005)

PCT

(10) 国際公開番号  
WO 2005/017999 A1

(51) 国際特許分類<sup>7</sup>: H01L 23/12, 25/04, 23/52, 27/04

(21) 国際出願番号: PCT/JP2004/011806

(22) 国際出願日: 2004 年 8 月 11 日 (11.08.2004)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:  
特願2003-294936 2003 年 8 月 19 日 (19.08.2003) JP

(71) 出願人 (米国を除く全ての指定国について): ソニー株式会社 (SONY CORPORATION) [JP/JP]; 〒1410001 東京都品川区北品川 6 丁目 7 番 3 5 号 Tokyo (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 岩淵 信 (IWABUCHI, Shin) [JP/JP].

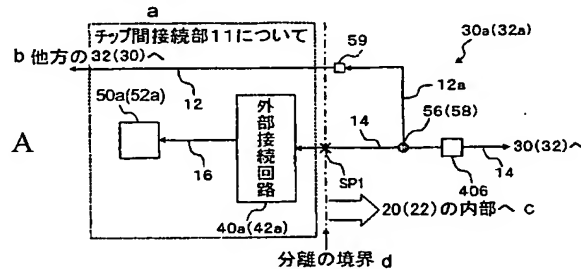
(74) 代理人: 中村 友之 (NAKAMURA, Tomoyuki); 〒1050001 東京都港区虎ノ門 1 丁目 2 番 3 号 虎ノ門第一ビル 9 階 三好内外国特許事務所内 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

/続葉有/

(54) Title: SEMICONDUCTOR DEVICE AND METHOD FOR MAKING THE SAME

(54) 発明の名称: 半導体装置およびその製造方法



a...INTER-CHIP CONNECTION PART 11

b...TO ANOTHER 32 (30)

40a(42a)...EXTERNAL CONNECTION CIRCUIT

c...TO INSIDE OF 20 (22)

d...BORDER OF SEPARATION

(57) Abstract: An MCM semiconductor device that can operate at a high speed, exhibits a low power consumption and can prevent MCM reliability and yield from being degraded. A signal line between in-chip circuits (30,32) is electrically directly connected to them so as to reduce power consumption and provide a high-speed operation. A protection circuit (406) is provided on the signal line so as to achieve a protection from electrostatic damages. During a device production, when the in-chip circuits (30,32) are connected by use of a connection wire (12), the protection circuit (406) is connected to the signal line (an internal leader line (12a) and an internal wire (14)), thereby absorbing charges, even if caused to flow from semiconductor chips (20,22) into the signal line, by use of the protection circuit (406), whereby the circuit elements can be protected from the static electricity. After completion of the connection, the protection circuit (406) is disconnected from the signal line, so that during a normal use, the protection circuit (406) becomes no loads for the in-chip circuits (30,32), thereby preventing the operation speed from being degraded.

(57) 要約: 高速動作が可能で、かつ低消費電力化が可能であるとともに、MCMの信頼性や歩留まりの低下を防止することのできるMCM型の半導体装置である。チップ内部回路 (30)、(32) 間の信号ラインを電氣的に直接に接続することで、低消費電力化と高速化

/続葉有/



- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告書
- 補正書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

を図る。その信号ライン上には、静電気ダメージを保護する保護回路(406)を設ける。デバイス製造時、チップ内部回路(30)、(32)間を接続配線(12)により接続する際、保護回路(406)を信号ライン(内部引出線(12a)、内部配線(14))に接続しておくことで、半導体チップ(20)、(22)に帯電している電荷が信号ライン上に流れ込んでも保護回路(406)により吸収することで、回路素子を静電気から保護する。接続完了後には、保護回路(406)を信号ラインから切り離すことで、通常使用時に、保護回路(406)がチップ内部回路(30)、(32)の負荷となることがなく、動作速度の低下を防止できる。